

**Protocoles de vieillissement en régime extrême du Mosfet SiC pour applications critiques
Aéro/Auto/Ferroviaire. Expérimentation et analyses physiques.**

2020 – 2022 / Laplace – IRT Saint Exupéry.

Dans le cadre du projet SiCRET de l'IRT Saint Exupéry, un recrutement sur un profil d'ingénieur de recherche / post-doctorat est proposé pour une période de 18 mois, en partenariat avec de grandes sociétés de la conversion de l'énergie et des laboratoires publics. (SiCRET = Silicon Carbide Reliability Evaluation for Transport).

L'étude porte sur l'évaluation de la robustesse électrique dans des conditions extrêmes de court-circuit du transistor de puissance SiC Mosfet. Ce composant est parmi les plus prometteurs pour atteindre des niveaux d'efficacité et d'intégration inégalés dans la conversion d'énergie de moyenne puissance. Cependant, son niveau de fiabilité reste à évaluer, tout comme la connaissance de ses limites d'utilisation dans des situations de fonctionnement accidentelles.

La mission se concentrera en particulier sur la préparation et la mise en œuvre de protocoles expérimentaux pour étudier l'endurance aux courts-circuits du Mosfet SiC dans le temps en fonction de différents paramètres d'utilisation. Des indicateurs de niveau de stress et de vieillissement, on-line et off-line, seront identifiés à des fins de diagnostic. Différentes références récentes de composants commerciaux seront prises en compte sur des tensions nominales de 600V à 900V. Les travaux se concentreront dans un premier temps sur un banc d'essai existant au Laplace – Toulouse (6 mois). Ensuite, un second banc (12 mois) mis à jour sur les spécifications de l'IRT Saint Exupéry à Toulouse également, sera développé avec les moyens de l'IRT et la personne recrutée puis utilisé à des fins d'étude au sein du projet.

Profil recherché : Ingénieur de recherche expérimenté en électronique de puissance / Docteur en électronique de puissance, semi-conducteurs de puissance, profil EXPÉRIMENTATEUR OBLIGATOIRE (mesures et instrumentation en environnement puissance, électronique analogique et numérique).

Compétences : Prototypage de banc d'essai électronique de puissance en technologie PCB puissance, caractérisations de composants semi-conducteurs de puissance, programmation numérique sur FPGA, post-traitement numérique Matlab. Rédaction de rapports de test. Langue parlée Français / Anglais.

Process : CV détaillé et lettre de motivation, références antérieures.

Contact préliminaire Laplace avant transmission à l'IRT :
Frédéric Richardeau, frederic.richardeau@laplace.univ-tlse.fr